

KHF-1050 HF RADIO SYSTEM


KAC-1052 / NFC-14B


Antenna Coupler

調整要領 : Alignment Procedure

Prepared By: 
Shigeki Itoh
Engineer

Approved By: ^代 
Tsuyoshi Satoh
Senior Engineer

Approved By: ^代 
Kazuo Yonezu
SCM Manager / Project Manager

検 認	担当責任者	担当者
		

Signature Date: 

改訂履歴 Revision History					
区 分 Classify	記 号 Revision	要 旨 Description	年月日 Date	担 当 Person	検 認 Checked
発 行	1 0	Initial Release Version	2003.01.29	S. Itoh	K. Yonezu
改訂	1 1	<ul style="list-style-type: none"> ・出荷用マスタソフトウェアのバージョンアップに伴いマスタファイルを「ACP0101.mot」から「ACP9114.mot」に変更。 Updated the file name of the CPU Master Software for Shipment of ACP from ACP0101.mot to ACP9114.mot. ・試験用 CPU ソフトウェアを「ACP9112.mot」から「ACP9113.mot」に変更。 Changed the CPU Software of ACP for Testing from “ACP0101.mot” to “ACP9114.mot”. ・CPLD マスタソフトウェアのバージョン番号を明記した。 Specified version number for the CPLD Master Software. 	2003.03.10	T. Satoh	

目 次

Table of Contents

1. 調整の前に Before Starting the Adjustments

1.1 機構検査 Mechanical Inspection

1.1.1 NIS-M-21

1.1.2 NFC-14B 組立要領図
Assembly Procedures

1.2 配線・はんだ付け検査

Wiring and Soldering Inspections are in accordance with --

1.2.1 NIS-M-22 配線はんだ付け検査

Wiring and Soldering Inspection

1.2.2 NIS-M-221 プリント板装着チップ部品のはんだ付け検査

PCB-mounted Chip Devices Soldering Inspection

1.2.3 NIS-M-222 プリント板装着一般部品の検査

PCB-mounted General Parts Soldering Inspection

1.2.4 NIS-M-223 プリント板組立検査一般事項

General PCB Assembly Inspection

1.2.5 NIS-M-224 プリント板表面実装部品(IC)のはんだ付け検査 による

PCB-mounted SMD (ICs) Soldering Inspection

2. NFC-14B 調整要領

NFC-14B Alignment Procedures

2.1 CBL-103 PS & INTERFACE ユニット

PS & INTERFACE Unit

2.2 CDC-1083B CPLR CONTROL ユニット

CPLR CONTROL Unit

2.3 NFC-14B 総合

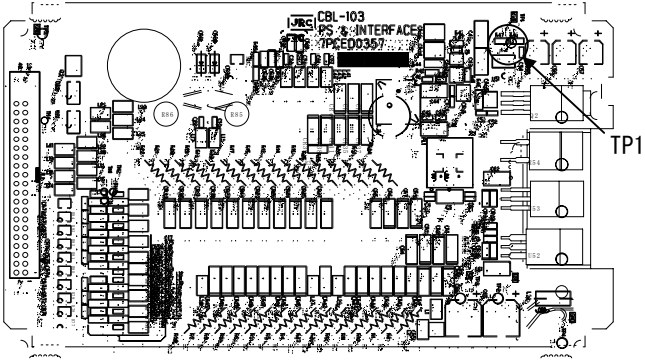
NFC-14B Overall Adjustment

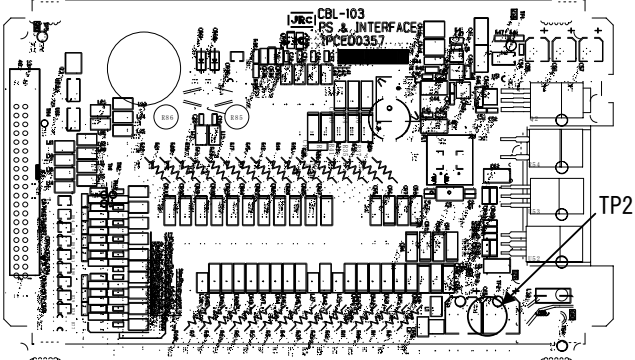
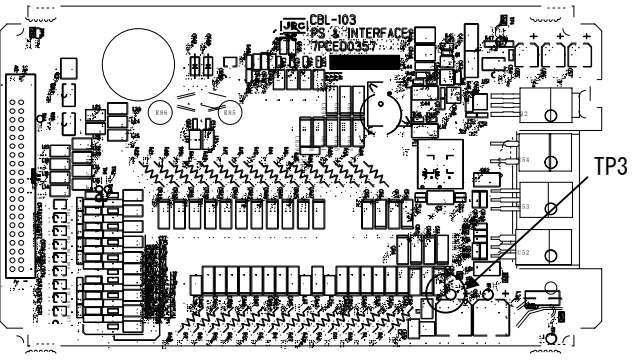
3. NFC-14B 社内検査チェックシート

NFC-14B Factory Inspections Check Sheet

2.1 CBL-103 PS & INTERFACE ユニット

CBL-103 PS & INTERFACE Unit

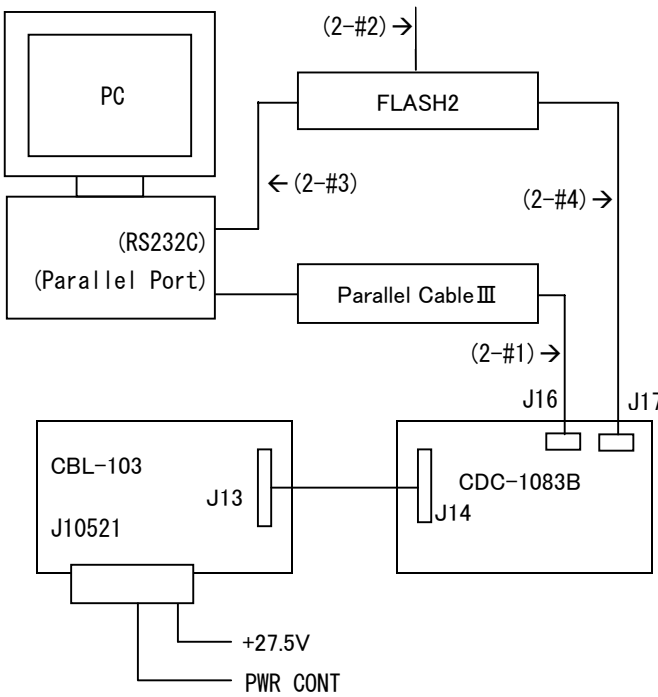
番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
1	準備 Preparation 使用機器: マルチメータ Test Equipment: Multi-meter 1) コネクタ J10521 に電源ケーブルを接続する。 Connect the Power cable to J10521. 2) 『PWR CONT』ラインを短絡し、ユニットを動作状態にする。 Short circuit the PWR CONT line to put the unit into operation.			+27.5V (-) J10521-1pin +27.5V (+) J10521-20pin PWR CONT J10521-2pin PWR CONT RTN J10521-21pin
2	+28V ラインの確認 +28V Line Check 1) テストピン TP1 にマルチメータを接続し、出力電圧を測定する。 Measure the output voltage at TP1 using the multi-meter. 2) 社内検査チェックシートに結果を記録する。 Record the results in the Factory Inspection Check Sheet. 		26.1 ~ 28.9V	


番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
3	<p>+12V ラインの確認 +12V Line Check</p> <ol style="list-style-type: none"> 1) テストピン TP2 にマルチメータを接続し、出力電圧を測定する。 Measure the output voltage at TP1 using the multi-meter. 2) 社内検査チェックシートに結果を記録する。 Record the results in the Factory Inspection Check Sheet. 		11.4～12.6V	
4	<p>+5V ラインの確認 +5V Line Check</p> <ol style="list-style-type: none"> 1) テストピン TP3 にマルチメータを接続し、出力電圧を測定する。 Measure the output voltage at TP1 using the multi-meter. 2) 社内検査チェックシートに結果を記録する。 Record the results in the Factory Inspection Check Sheet. 		4.75～5.25V	


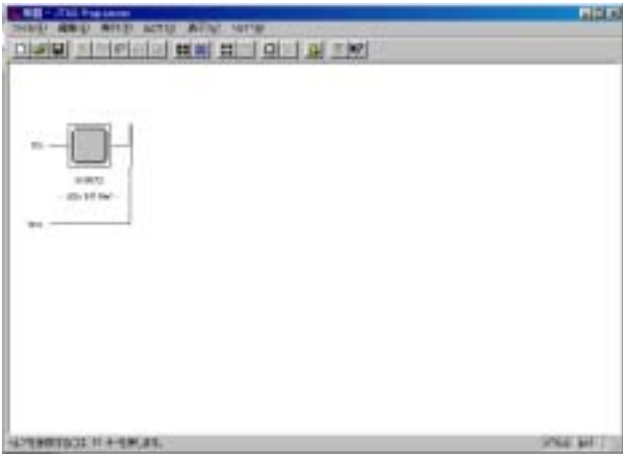

2.2 CDC-1083B CPLR CONTROL ユニット


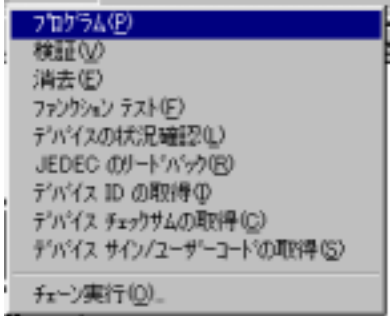

CDC-1083B CPLR CONTROL Unit



番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
1	<p>準備 Preparation</p> <p>使用機器: パソコン (PC/AT 互換機, OS: Windows95/98 実装) Equipment Used: Personal Computer (PC/AT compatible, OS: Windows95/98.)</p> <p>1) 書込アプリケーションソフト Writing Application Software #1 Xilinx Foundation F2.1i #2 FLASH2 for Windows</p> <p>2) 書込ケーブル Writing Cable #1 Parallel CableⅢ (25pin-7pin): Foundation 用 Parallel Cable III (25pin-7pin): for Foundation #2 AC 電源アダプタ: FLASH2 用 Power Supply Conversion Adaptor: for FLASH2 #3 RS232C ストレートケーブル (25pin-9pin): FLASH2 用 RS232C Straight Cable (25pin-9pin): for FLASH2 #4 専用ターゲットケーブル (20pin-9pin): FLASH2 用 Appropriate Target Cable (20pin-9pin): for FLASH2</p> <p>3) CPLD マスタソフトウェア CPLD Master Software CDC1083_14.jed ファイル: Foundation 用 (for Foundation)</p> <p>4) CPU 試験用ソフトウェア CPU Software for Testing ACP9113.mot ファイル: FLASH2 用 (for FLASH2)</p> <p>5) パソコンを起動し、FD で支給された CPLD マスタソフトウェアをデスクトップにコピーする。CPLD マスタソフトウェアの書込作業の終了後、CPLD マスタソフトウェアは消去すること。 Start-up the PC, and copy the CPLD Master Software to the Desktop of the PC. (Delete the Software on the Desktop after the writing operation)</p>			


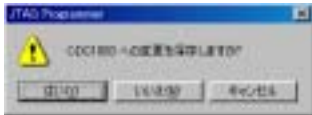
番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
1	<p>セッティング Settings</p> <p>セットアップ図 Equipment Set-Up</p>  <pre> graph TD PC[PC] --- RS232C["(RS232C) (Parallel Port)"] RS232C -- "(2-#3) ←" --- FLASH2[FLASH2] FLASH2 -- "(2-#2) →" --- J16 FLASH2 -- "(2-#4) →" --- J17 RS232C --- ParallelCable["Parallel Cable III"] ParallelCable -- "(2-#1) →" --- J14 CBL103[CBL-103 J10521] --- J13 J13 --- J14 J14 --- CDC1083B[CDC-1083B] CBL103 --- PWR["+27.5V PWR CONT"] </pre>			


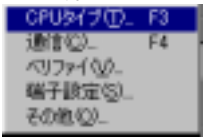
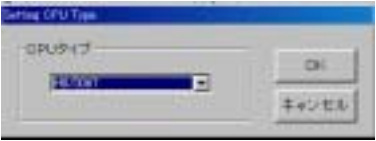
番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
2	<p>CPLD 書込 Writing CPLD</p> <p>1) 書込ケーブル『Parallel CableⅢ』の25ピン側コネクタをパソコンの平行ポートに接続、7ピン側コネクタを CDC-1083B のコネクタ J16 に接続する。 Connect the 25-pin connector of Parallel Cable III to the Parallel Port of the PC and 7-pin connector to J16 of CDC-1083B.</p> <p>2) 『PWR CONT』ラインを短絡し、ユニットを動作状態にする。 Short circuit the PWR CONT line to put the unit into operation.</p> <p>3) 書込用アプリケーションソフト『Xilinx Foundation F2.1i』を起動する。 Start-up the Writing Application Software "Xilinx Foundation F2.1i".</p> <p>『デスクトップ』→『スタート』→『プログラム』→『Foundation シリーズ 2.1i 日本語版』→『Accessories』→『JTAG Programmer』を選択・実行する。 Select and execute as "Desktop" → "Start" → "Program" → "Foundation Series 2.1i Japanese Edition" → "Accessories" → "JTAG Programmer"</p> <p>4) 『JTAG Programmer』の画面が表示されることを確認する。 Following display will be shown.</p> 			



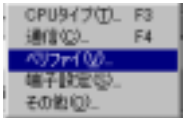
番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
2	<p>5) 『ファイル』 のプルダウンメニューから、『チェーンの初期化』 を選択・実行する。 Select and execute “Initialize chain” of “File” pull-down menu.</p>  <p>6) 『JTAG Programmer』 の画面に 『XC9572』 アイコンが表示されることを確認する。 Following display will be shown.</p>  <p>7) 『JTAG Programmer』内の 『XC9572』 アイコンをダブルクリックし、『デバイスのプロパティ』 のダイアログが表示されることを確認する。 Double click the “XC9572” icon and the “Device Property” dialogue will be shown.</p> 			

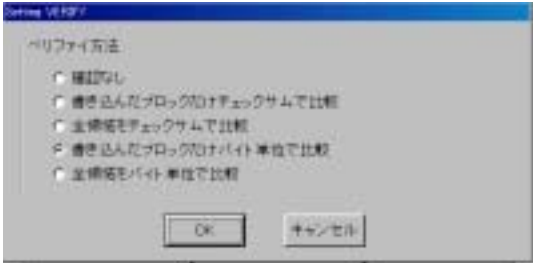
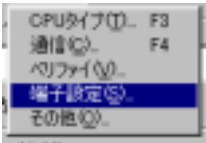

番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
2	<p>8) 『デバイスのプロパティ』内の『参照』アイコンをクリックし、デスクトップ上にコピーした CPLD マスタソフトウェア(CDC1083_1*.jed)を選択する。この後、『OK』をクリックする。 Click “Reference” icon in the “Device Property” and select the CPLD Master Software (CDC1083_1*.jed) on the Desktop. Click “OK” button.</p>  <p>9) 『JTAG Programmer』の画面から、『実行』のプルダウンメニューの『プログラム』を選択・実行する。 Select and execute “Program” of “Execute” pull-down menu.</p>  <p>10) 『オプション』のダイアログが表示されことを確認する。この後、下記内容を設定し『OK』をクリックする。 “Option” dialogue is shown. Check the appropriate boxes as follows and then click OK.</p> <p>#1 『プログラム前に消去(E)』を『チェック有』に設定する。 Check “Erase before programming (E)”.</p> <p>#2 『検証(V)』を『チェック有』に設定する。 Check “Verification (V)”.</p> <p>#3 『ファンクションテスト(F)』の『チェック無』に設定する。 Uncheck “Function Test (F)”.</p> <p>#4 『書き込み禁止(W)』の『チェック無』に設定する。 Uncheck “Write Protect (W)”</p> <p>#5 『読み取り禁止(R)』の『チェック無』に設定する。 Uncheck “Read Inhibit (R)”</p> 			

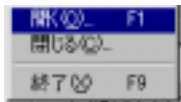



番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
2	<p>11) 『実行の状況ダイアログ』に『すべての操作が完了しました。』と表示されたことを確認する。 "All the operation completed" is shown in the "Execution status" dialogue.</p> <p>この後、『実行の状況ダイアログ』の表示内容が #1～6 となる場合、書込成功として『OK』をクリックし、手順 12 に移行する。 If the shown contents in the "Execution status" dialogue are #1 to #6 as follows, click OK as success and proceed to "Procedure 12)".</p> <p>『実行の状況ダイアログ』の表示内容が #1～6 とは異なる場合、書込失敗として『OK』をクリックし、手順 9 に移行する。 If the shown contents in the "Execution status" dialogue are different from #1 to #6 as follows, click OK as failure and go back to "Procedure 9)".</p> <p>#1 『Putting device in ISP mode ... done』 #2 『Erasing device ... done』 #3 『Processing JEDEC file ... done』 #4 『Programming device ... done』 #5 『Verifying device ... done』 #6 『Programming completed successfully』</p>  <p>12) CPLD の書き込み結果を確認する。 Verify the results of the programming.</p>  <p>13) 社内検査チェックシートに CPLD マスタソフトウェアの仕様書番号を記録する。 Record the software specification number on the Factory Inspection Check Sheet.</p>			




番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整箇所 Adj. Part	規格 Specification	備考 Remarks																
2	<p>14) 『JTAG Programmer』の画面から、『ファイル』のプルダウンメニューの『終了』を選択・実行する。 Select and execute "Exit" of "File" pull-down menu.</p> <div></div> <p>この際、『CDC1083__1* への変更を保存しますか?』とダイアログに表示されること確認する。この後、『いいえ』をクリックする。 The message is shown as "Save changes in 'CDC1083_1*'? " in the dialogue. Click No.</p> <div></div> <p>15) 『PWR CONT』ラインを開放し、ユニットを停止状態にする。 Open the PWR CONT line to turn off the unit.</p> <p>! 参考 ! Note</p> <p>書込用ケーブル 『Parallel CableⅢ』の配線は、下記の通りである。 The wiring diagram for the Writing Cable "Parallel CableⅢ" is as shown below.</p> <table><tr><th>J2</th><th>Parallel CableⅢ (JTAG)端子 (JTAG) Terminal</th></tr><tr><td>1</td><td>VCC</td></tr><tr><td>2</td><td>TCK</td></tr><tr><td>3</td><td>TDI</td></tr><tr><td>4</td><td>TDO</td></tr><tr><td>5</td><td>TMS</td></tr><tr><td>6</td><td>GND</td></tr><tr><td>7</td><td>(N. C)</td></tr></table> <p>『Parallel CableⅢ』の底面表示は、Bottom View ではないので注意すること。 Be careful that the markings on the bottom of the "Parallel CableⅢ" is not in "bottom view".</p>	J2	Parallel CableⅢ (JTAG)端子 (JTAG) Terminal	1	VCC	2	TCK	3	TDI	4	TDO	5	TMS	6	GND	7	(N. C)			
J2	Parallel CableⅢ (JTAG)端子 (JTAG) Terminal																			
1	VCC																			
2	TCK																			
3	TDI																			
4	TDO																			
5	TMS																			
6	GND																			
7	(N. C)																			


番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
3	<p>CPU の FLASH ROM 書込 Writing FLASH ROM of CPU</p> <p>1) 書込ケーブル『RS232C ストレートケーブル』の 25 ピン側コネクタをパソコンのシリアルポートに接続、書込ケーブル『専用ターゲットケーブル』の 9 ピン側コネクタを CDC-1083B のコネクタ J17 に接続する。 Connect 25-pin connector of the “RS232C Straight Cable” to the Serial Port of the PC and 9-pin connector of the “Appropriate Target Cable” to the J17 of CDC-1083B.</p> <p>2) 『PWR CONT』ラインを短絡し、ユニットを動作状態にする。 Short circuit the PWR CONT line to put the unit into operation.</p> <p>3) 書込用アプリケーションソフト『FLASH2 for Windows』を起動する。 Start-up the Writing Application Software “FLASH2 for Windows”.</p> <p>『デスクトップ』→『スタート』→『Hokuto Denshi』→『FLASH2 for Windows』を選択・実行する。 Select and execute as “Desktop” → “Start” → “Hokuto Denshi” → “FLASH2 for Windows”.</p> <p>4) 『FLASH2』のダイアログが表示されることを確認する。 Following display will be shown.</p>  <p>5) 『FLASH2』の画面から、『設定』のプルダウンメニューの『CPU タイプ』を選択・実行する。 Select and execute “CPU Type” of “Settings” pull-down menu.</p>  <p>6) 『Setting CPU Type』のダイアログが表示されることを確認する。この後、『▼』→『H8/3067』を選択・実行し『OK』をクリックする。 “Setting CPU Type” dialogue will be shown. Select “H8/3067” from the pull-down menu and click OK.</p> 			

番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
3	<p>7) 『FLASH2』の画面から、『設定』のプルダウンメニューの『通信』を選択・実行する。 Select and execute "Communication" of "Settings" pull-down menu.</p>  <p>8) 『COMMUNICATION』のダイアログが表示されることを確認する。 この後、下記内容を設定し『OK』をクリックする。 "COMMUNICATION" dialogue will be shown. Check the appropriate boxes as follows and then click OK.</p> <p>#1 『転送レート』を『9600bps』に設定する。 Check "9600bps".</p> <p>#2 『最大転送レート』を『=boot』に設定する。 Check "=boot".</p> <p>#3 『COMポート』を、手順1にて『RS232C ストレートケーブル』の25ピン側コネクタを接続したポートに設定する。 Select "COM port" that is the same COM port as RS232C straight cable has been connected at the procedure No. 3, 1).</p>  <p>9) 『FLASH2』の画面から、『設定』→『ペリファイ』を選択・実行する。 Select and execute "Verify" of "Settings" pull-down menu.</p> 			

番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
3	<p>10) 『Setting VERIFY』のダイアログが表示されることを確認する。この後、『書き込んだブロックだけバイト単位で比較』を設定し『OK』をクリックする。 "Setting VERIFY" dialogue will be shown. Check the box of "Compare per a bite only written block" and click OK.</p>  <p>11) 『FLASH2』の画面から、『設定』のプルダウンメニューの『端子設定』を選択・実行する。 Select and execute "Terminal State" of "Settings" pull-down menu.</p>  <p>12) 『Terminal State』のダイアログが表示されることを確認する。この後、下記内容を設定し『OK』をクリックする。 "Terminal State" will be shown. Check the appropriate boxes as follows and click OK.</p> <p>#1 『MOD0』を『LOW』に設定する。 Check "LOW" of "MOD0".</p> <p>#2 『MOD1』を『High-Z』に設定する。 Check "High-Z" of "MOD1".</p> <p>#3 『I/O0』を『High-Z』に設定する。 Check "High-Z" of "I/O0".</p> <p>#4 『I/O1』を『High-Z』に設定する。 Check "High-Z" of "I/O1".</p> <p>#5 『I/O2』を『High-Z』に設定する。 Check "High-Z" of "I/O2".</p> <p>#6 『FWE』を『High』に設定する。 Check "High" of "FWE".</p> 			

番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
3	<p>13) 『FLASH2』の画面から、『ファイル』のプルダウンメニューの『開く』を選択し、試験用 CPU ソフトウェア (ACP9112.mot) を選択する。 Select and execute "Open" of "File" pull-down menu. Select the CPU Software for Testing (ACP9112.mot).</p>  <p>14) 『FLASH2』のダイアログ内に、試験用ファイル (ACP9112.mot) が表示されることを確認する。 Selected software file will be displayed as shown.</p>  <p>15) 『FLASH2』の画面から、『書き込み』のプルダウンメニューの中の『書き込み実行』を選択・実行する。 Select and execute "Execute Writing" of "Writing" pull-down menu.</p>  <p>16) 『C:\WINDOWS\デスクトップ\ACP9112.mot』のダイアログが下記内容に移行することを確認する。 Dialogue of "C:/WINDOWS/desktop/ACP9112.mot" will change as follows.</p> <p>#1 『ブートモード 起動中』 "Starting up Boot Mode"</p> 			

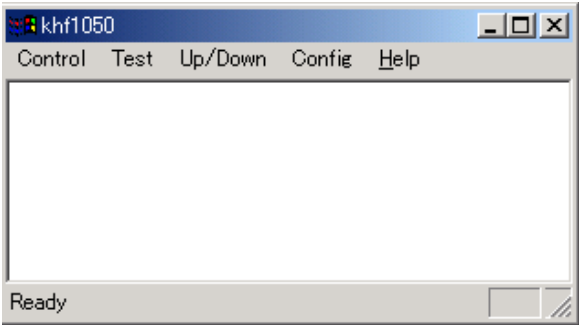
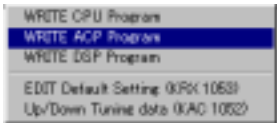
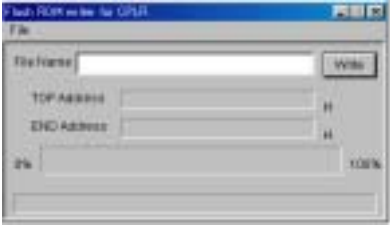
番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
3	<p data-bbox="316 315 507 371">#2 『書き込み中』 “Writing”</p>  <p data-bbox="316 647 501 703">#3 『ベリファイ中』 “Verify”</p>  <p data-bbox="316 981 587 1037">#4 『ベリファイ終了』 “Completion of verify”</p> <p data-bbox="316 1077 970 1290">『C:¥WINDOWS¥デスクトップ¥ACP9112.mot』のダイアログが『ベリファイ終了』に移行した場合、書込成功として『OK』をクリックし、手順 17 に移行する。 If this process completed with “Completion of verify”, click OK as success and proceed “Procedure 17”. If not, turn off the unit, make sure the cable connection and retry from “procedure 2”.</p> 		<p data-bbox="1098 1279 1230 1491">『ベリファイ終了』であること “Completion of Verify” should be displayed.</p>	


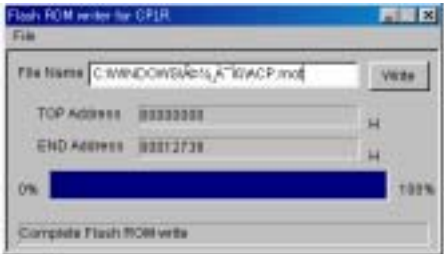
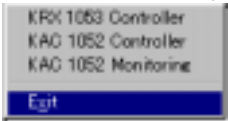
番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整箇所 Adj. Part	規格 Specification	備考 Remarks																				
3	<div>17) 『FLASH2』 の画面から、『ファイル』のプルダウンメニューの『終了』を選択・実行する。 Select and execute "Exit" of "File" pull-down menu.</div> <div></div> <div>18) 『PWR CONT』ラインを開放し、ユニットを停止状態にする。 Open the "PWR CONT" line to turn off the unit.</div> <div><div>! 参考</div><div>! Note</div><div>書込用ケーブル『専用ターゲットケーブル』の配線は、下記の通りである。 The wiring diagram for the writing cable "Appropriate Target Cable" is as shown below.</div><div><table><tr><th>J17</th><th>FLASH2</th></tr><tr><td>1</td><td>18</td></tr><tr><td>2</td><td>J17-3と接続</td></tr><tr><td>3</td><td>J17-2と接続</td></tr><tr><td>4</td><td>3</td></tr><tr><td>5</td><td>1</td></tr><tr><td>6</td><td>5</td></tr><tr><td>7</td><td>17</td></tr><tr><td>8</td><td>15</td></tr><tr><td>9</td><td>16</td></tr></table><div>Connected to J17-3 Connected to J17-2</div></div></div>	J17	FLASH2	1	18	2	J17-3と接続	3	J17-2と接続	4	3	5	1	6	5	7	17	8	15	9	16			
J17	FLASH2																							
1	18																							
2	J17-3と接続																							
3	J17-2と接続																							
4	3																							
5	1																							
6	5																							
7	17																							
8	15																							
9	16																							

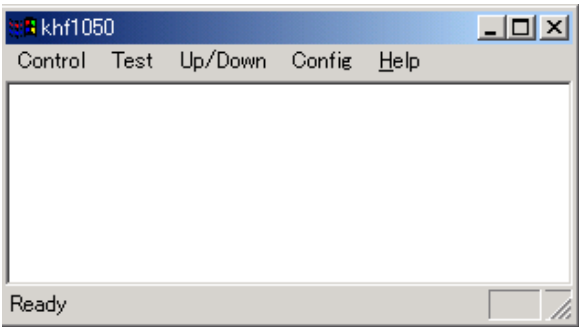
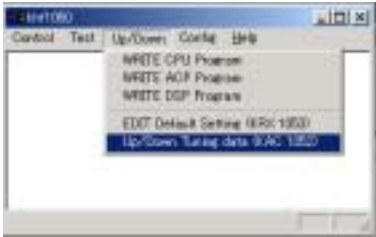
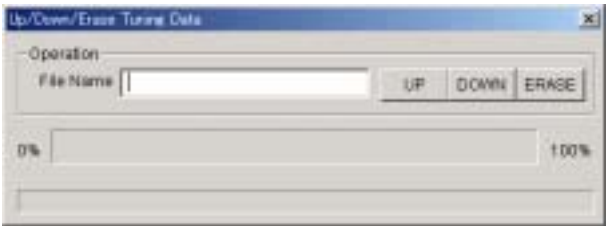
2.3 NFC-14B 総合

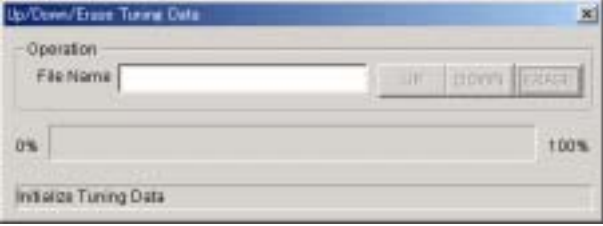
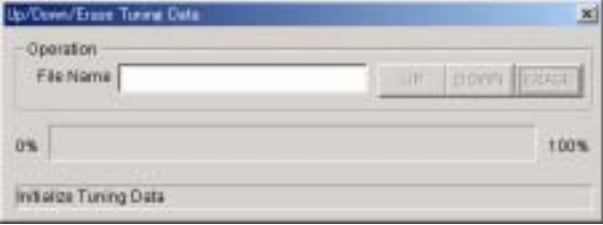

NFC-14B Overall Adjustment

番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
1	<p>準備 Preparation</p> <p>使用機器: パソコン (PC/AT 互換機, OS: Windows95/98/2000 実装) Equipment Used: Personal Computer (PC/AT compatible, OS: Windows95/98/2000.)</p> <ol style="list-style-type: none"> メンテナンスソフトウェア Maintenance Software #1 khf1050.exe 書込ケーブル Writing Cable #1 RS232C クロスケーブル (9pin-9pin) RS232C Cross Cable (9pin-9pin) 出荷用 CPU マスタソフトウェア CPU Master Software for Shipment #1 ACP9114.mot ファイル ACP9114.mot file パソコンを起動し、FDで支給された出荷用CPUマスタソフトウェアをデスクトップにコピーする。CPU マスタソフトウェアの書込作業終了後、CPU マスタソフトウェアは消去すること。 Start-up the PC and copy the CPU Master Software for Shipment to the Desktop of the PC. (Delete the Software on the Desktop after the writing operation) <p>セッティング Settings</p> <p style="text-align: center;">セッアップ図 Equipment Set-Up</p> <p>The diagram illustrates the equipment setup. A Personal Computer is connected to the NFC-14B CPLR unit using an RS-232C cable (J10522). The NFC-14B unit is powered by a +27.5V/5A source connected to terminal J10521. A PWR CONT terminal is also shown connected to J10521.</p>			<p>+27.5V (-) J10521-1pin +27.5V (+) J10521-20pin</p> <p>PWR CONT J10521-2pin PWR CONT RTN J10521-21pin</p>

番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
2	<p>出荷用ソフトウェア書込み Writing the Software for Shipment</p> <ol style="list-style-type: none"> 1) 書込ケーブル『RS232C クロスケーブル』の片側をパソコンのシリアルポートに接続、他の片側コネクタをNFC-14BのコネクタJ10522に接続する。 Connect one end of the RS232C Cross Cable to the serial port of the PC and another end to the J10522 of NFC-14B. 2) 『PWR CONT』ラインを短絡し、NFC-14B を動作状態にする。 Short circuit the PWR CONT line to put NFC-14B into operation. 3) メンテナンスソフトウェア『khf1050.exe』を起動する。 Start-up the Maintenance Software “khf1050.exe”. 4) 『khf1050』の画面が表示されることを確認する。 Following display will be shown.  <ol style="list-style-type: none"> 5) 『khf1050』の画面から、『Up/Down』のプルダウンメニューの『WRITE ACP Program』を選択・実行する。 Select and execute “WRITE ACP Program” of “Up/Down” pull-down menu.  <ol style="list-style-type: none"> 6) 『Flash ROM writer for CPLR』のダイアログが表示されることを確認する。 “Flash ROM writer for CPLR” dialogue will be shown. 			

番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
2	<p>7) 『Flash ROM writer for CPLR』内の『Write』アイコンをクリックし、デスクトップ上にコピーした出荷用 CPU マスタソフトウェア (ACP****.mot) を選択・実行する。 Click “Write” icon in the “Flash ROM writer for CPLR” dialogue and select the CPU Master Software for Shipment (ACP01*.mot) copied on the Desktop of the PC. Execute writing.</p> <p>8) 『Flash ROM writer for CPLR』内の『Write』アイコンが『ロック』表示に切り、メッセージスペースに『Write Flash ROM』と表示されることを確認する。 “Write” icon will be locked and the message will be shown as “Write Flash ROM” in the message area.</p>  <p>9) 数分後、『Flash ROM writer for CPLR』内の『Write』アイコンが『ロック解除』表示に切り、メッセージスペースに『Complete Flash ROM write』と表示されることを確認する。 After a few minutes “Write” icon will be unlocked and the message will be shown as “Complete Flash ROM write”.</p>  <p>10) 社内検査チェックシートに出荷用 CPU マスタソフトウェアの仕様書番号を記録する。 Record the software specification number on the Factory Inspection Check Sheet.</p> <p>11) 『khf1050』の画面から、『Control』のプルダウンメニューの『Exit』を選択・実行する。 Select and execute “Exit” of “Control” pull-down menu.</p>  <p>12) 『PWR CONT』ラインを開放し、NFC-14B を停止状態にする。 Open the “PWR CONT” line to turn off NFC-14B.</p>		<p>『Complete Flash ROM write』であること</p> <p>“Complete Flash ROM write” should be displayed.</p>	

番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
3	<p>EEPROM の整合データ領域の初期化 Initializing the Area for Tuning Data in the EEPROM</p> <ol style="list-style-type: none"> 1) 書込ケーブル『RS232C クロスケーブル』の片側をパソコンのシリアルポートに接続、他の片側コネクタをNFC-14BのコネクタJ10522に接続する。 Connect one end of the “RS232C Cross Cable” to the serial port of the PC and another end to the J10522 of NFC-14B. 2) 『PWR CONT』ラインを短絡し、NFC-14B を動作状態にする。 Short circuit the PWR CONT line to put NFC-14B into operation. 3) メンテナンスソフトウェア『khf1050.exe』を起動する。 Start-up the Maintenance Software “khf1050.exe”. 4) 『khf1050』の画面が表示されることを確認する。 Following display will be shown.  <ol style="list-style-type: none"> 5) 『khf1050』の画面から、『Up/Down』のプルダウンメニューの『Up/Down Tuning data (KAC 1052)』を選択・実行する。 Select and execute ” Up/Down Tuning data (KAC 1052)” of as “Up/Down” pull-down menu.  <ol style="list-style-type: none"> 6) 『Up/Down/Erase Tuning Data』のダイアログが表示されることを確認する。 “Up/Down/Erase Tuning Data” dialogue will be shown. 			

番号 No.	調整検査手順および方法 Adjustment and Inspection Procedures	調整 箇所 Adj. Part	規 格 Specification	備 考 Remarks
3	<p>7) 『Up/Down /Erase Tuning Data』 内の『Erase』 アイコンをクリックする。 Click “Erase” icon in the “Up/Down /Erase Tuning Data” dialogue.</p> <p>8) 『Up/Down /Erase Tuning Data』 内の『Erase』 アイコンが『ロック』 表示に切り、メッセージスペースに『Initialize Tuning Data』 と表示されることを確認する。 ”Write” icon will be locked and the message will be shown as “Initialize Tuning Data” in the message area.</p>  <p>9) 数分後、『Up/Down /Erase Tuning Data』 内の『Erase』 アイコンが『ロック解除』 表示に切り、メッセージスペースに『Complete Initialize Tuning Data』 と表示されることを確認する。 After a few minutes “Erase” icon will be unlocked and the message will be shown as “Complete Initialize Tuning Data”.</p>  <p>10) 『khf1050』 の画面から、『Control』のプルダウンメニューの『Exit』 を選択・実行する。 Select and execute “Exit” of “Control” pull-down menu.</p>  <p>11) 『PWR CONT』 ラインを開放し、ユニットを停止状態にする。 Open the “PWR CONT” line to turn off NFC-14B.</p>			<p>『Complete Initialize Tuning Data』 であること</p> <p>“Complete Initialize Tuning Data” should be displayed.</p>

NFC-14B 社内検査チェックシート

NFC-14B Factory Inspection Check Sheet

オーダー Order

製造番号 Serial Number

NFC-14B No.

検 印 Inspector	担当者 Engineer

2.1 CBL-103

PCB No.

番号 Sec	項 目 Item	規 格 Specification	結 果 Results
2.1.2	+28V ライン +28V line	26.1V～28.9V	<input type="checkbox"/> 良 Good
2.1.3	+12V ライン +12V line	11.4V～12.6V	<input type="checkbox"/> 良 Good
2.1.4	+5V ライン +5V line	4.75V～5.25V	<input type="checkbox"/> 良 Good

2.2 CDC-1083B

PCB No.

番号 Sec	項 目 Item	規 格 Specification	結 果 Results
2.2.2	CPLD ソフトウェア書込 CPLD Software Writing	ソフトウェア仕様書番号: U2/ Software Spec. Number :	

2.3 NFC-14B総合 Overall Adjustment

番号 Sec	項 目 Item	規 格 Specification	結 果 Results
2.3.2	出荷用 CPU ソフトウェア書込み Writing the CPU Software for Shipment	ソフトウェア仕様書番号: Software Spec. Number:	